

**Beágyazott rendszerek c. tantárgy**  
előadásának és gyakorlatának ütemterve  
MSC Villamosmérnök I. évf  
GEVAU560M

Naptári hét	Előadás/Gyakorlat
36.	Ea.: Bevezetés: beágyazott rendszerek; meghatározások, tervezési paraméterek, tervezési ciklus Lab: Ismerkedés a laboratóriummal, a gyakorlati oktatás rendszerével, a féléves követelményekkel. Ismerkedés az eszközökkel.
37.	Ea: Digitális rendszerek tervezési módszerei: hardverleíró nyelv alapú (VHDL, Verilog) tervezés, tömbvázlat szintű tervezés, modellalapú tervezés (Matlab Simulink), magas szintű nyelv (SystemC) alapú tervezés Lab: VHDL alapok
38.	Ea: Általános célú processzorok; Célprocesszorok, Alkalmazás specifikus processzorok; Multiprocesszoros rendszerek: lazán csatolt ill. szorosan csatolt multiprocesszoros rendszerek; Lab: VHDL
39.	Ea.: Processzor szabványok (INTEL, IBM, ARM, XILINX), Intel processzor családok jellemzői. ARM általános célú processzor család nyitott szabványú architektúra Lab: VHDL
40.	Ea: Az IBM Power PC és Xilinx nyitott szabványú processzor és sínrendszer architektúra; Rendszer a chipben (SOC) architektúrák, jellemzők, alternatívák és lehetőségek. Processzor tervezés: regiszter transzfer és adatfeldolgozási műveletek. Lab: Egyéni feladat készítése, jegyzőkönyvvel. Feladatbeadás a 47. héten.
41.	Ea: Állapotgépek és konkurens folyamat modellek. Digitális rendszerek állapotgép modellje. Modell és HDL nyelv viszonya; konkurens folyamat modell (létrehozás, befejezés, felfüggesztés, újratekés), folyamatok közötti kommunikáció, adatfeldolgozási modell. Lab: : Egyéni feladat készítése, jegyzőkönyvvel. Feladatbeadás a 47. héten.
42.	Ea: Beágyazott rendszerek tervezése; hardver-szoftver megosztás, Útvonal-irányítás és ütemezés. Szinkronizálási módszerek; Pipeline szervezés: egy és többdimenziós pipeline. Utasítás és adat pipeline.; Lab: Egyéni feladat készítése, jegyzőkönyvvel. Feladatbeadás a 47. héten.
43.	Ea: Zárthelyi dolgozat Lab: Ismerkedés a beágyazott rendszer fejlesztői környezet
44.	Ea.: Hardware/Szoftver interfész technikák. Beágyazott rendszer interfészek; Lab: Egyéni feladat készítése, jegyzőkönyvvel. Feladatbeadás a 47. héten.
45.	Ea: Tervezési technológiák: automatizált szintézis, verifikáció hardver-szoftver együttes szimulációja, terv újrahasonosítás (IP intellectual property elemek). Lab: Egyéni feladat készítése, jegyzőkönyvvel. Feladatbeadás a 47. héten.
46.	Ea: Digitális szabályozási rendszerek tervezése. Nyílt és zárt hurkú rendszerek tervezési elvei, szoftver és hardver implementációs problémák (kódolás tuning, kvantálás és túlcordulás, ismételhetőség, előállíthatóság, stabilitás, programozhatóság). Lab: Feladat ellenőrzés; Beágyazott rendszer fejlesztése
47.	Zárthelyi Dolgozat
48.	Ea: Valós idejű operációs rendszerek; Lab: Beágyazott rendszer fejlesztése
49.	Ea: Beágyazott rendszerek alkalmazási példák; elemzés Lab: Beágyazott rendszer fejlesztése
50.	Gyakorlat pótlás

A félév lezárásának módja:

Az aláírás megszerzésének feltétele:  
Miskolc, 2012.09.06

aláírás + gyakorlati jegy  
zárthelyi + egyéni feladat

Dr. Czap László  
egyetemi docens  
tanszékvezető

Dr. Vásárhelyi József  
egyetemi docens  
tárgyjegyző