

**Miskolci Egyetem**  
**Gépészmérnöki és Informatikai Kar**  
**Automatizálási és Kommunikáció-**  
**Technológiai Tanszék**

**2012/2013. tanév**  
**I-II. félév**

**Számítógépes Logikai Tervezés** c. tantárgy  
előadásának és gyakorlatának ütemterve  
BSC szintű Villamosmérnöki 4BVE  
Digitális rendszerek tervezése szakirány

<b>Tárgynév:</b>	Számítógépes logikai Tervezés			
<b>Rövid név:</b>	Számítógépes logikai Tervezés	<b>Kód</b>	GEVAU 113B	
<b>Angol név:</b>	Computer Aided Digital Design			
<b>Tanszék:</b>	Automatizálási Tanszék			
<b>Tárgyfelelős:</b>	Dr. Vásárhelyi József vajo@mazsola.iit.uni-miskolc.hu			
<b>Előtanulmányok:</b>	Digitális rendszerek 1-3	<b>Kódja:</b>	GEVAU 102B, 103B	
<b>Kredit:</b>	5	<b>Követelmény:</b>	Aláírás, Kollokvium	
<b>Heti óraszámok</b>	<b>Előadás:</b> 2	<b>Gyakorlat:</b>	<b>Labor:</b> 2	
<b>Oktatási cél:</b>	A digitális rendszerek tervezésében alkalmazott elvek és elméleti ismeretek elsajátítása			
<b>Tárgy tartalom:</b>	Bevezetés a digitális rendszerek számítógépes tervezésébe. Makimoto törvénye. A tervezés lépései a feladat meghatározásától, a teljes digitális rendszer megvalósításáig. A digitális terv elkészítése. Rajz alapú tervekészítés és tervezés. HDL hardver leíró nyelv segítségével. Digitális áramkörök szimulációja. Programozható logikai áramkörök fejlesztő-rendszerei. Hardver leíró nyelvek. VHDL nyelv. A HDL nyelv alapok. Tervezési alkalmazási megfontolások PAL, GAL, FPGA áramköröknél. FPGA Tervezési környezetek. Logikai tervezési példák. Digitális áramkörök szimulációja. Tömbelvű tervezési módszerek. Szimuláció. Tervezési példák.			
<b>Irodalom:</b>	<ol style="list-style-type: none"> <li>Gál T.: <i>Programozható logikák</i>, Műegyetemi kiadó, Budapest, 2000, pp. 2000 (k)</li> <li>Van den Bout D.: <i>The Practical Xilinx Designer Lab Book</i>, Prentice Hall, ISBN 0-13-095502-7, 2000, pp. 372</li> <li>Yalamanchili S.: <i>VHDL Starter's Guide</i>, Prentice Hall, ISBN 0-13-519802-X, 1998, pp.269.</li> <li>Yalamanchili S.: <i>Introductory VHDL from Simulation to Synthesis</i>, Prentice Hall, ISBN 0-13-080982-9, 2002, pp.400.</li> <li>Pellerin D, Taylor D.: <i>VHDL Made Easy</i>, Prentice Hall, ISBN 0-13-650763-8, 1997, pp.418.</li> <li>Ciletti M. D.: <i>Advanced Digital Design with the Verilog HDL</i>, Prentice Hall, ISBN 0-13-089161-4, 2002, pp. 982</li> <li>Hainzmann J.: <i>Bevezetés az easyABEL fejlesztő rendszer használatához</i>. Budapesti Műszaki Egyetem, Műszer és Méréstechnikai Tanszék, 1993, pp. 27 (k)</li> <li>Harangozó G., Horváth T.: <i>VHDL segédlet</i>, Budapesti Műszaki Egyetem, jegyzet. (k)</li> <li>Baker L.: <i>VHDL Programming with Advanced Topics</i>, Wiley and Sons, 1993, ISBN 0-471-57464-3, pp. 365. (a)</li> </ol>			
<b>Mintatantervi elhelyezkedés szakok szerint</b>				
<b>Szak</b>	<b>Szakirány/sáv</b>	<b>Tantervi modul-tantervi kód</b>	<b>Mintatantervi fél-év</b>	<b>Választhatóság</b>
Gépészmérnöki Szak	Elektronikus tervezés és gyártás	Elektronikai tervezés blokk	1	kötelező
<b>Jellemző oktatási módok</b>				
<b>Oktatási nyelv:</b>	Magyar, angol			
<b>Előadás:</b>	Minden hallgatónak előadás, számítógépes vetítés és tábla			
<b>Gyakorlat:</b>	Laboratóriumi és tantermi gyakorlatok			
<b>Labor:</b>	Maximum 16 fős csoportokban, Digitális rendszertechnikai laboratóriumban vezetett gyakorlatok, önálló mérések és feladatok teljesítésével.			
<b>Évközi feladatok, zárthelyik:</b>	Kétszer 1-1 órás évközi zárthelyi dolgozat. Egy tervezési feladat megoldása önálló tervfeladat keretében, jegyzőkönyvvel.			
<b>Lezárási feltételek:</b>	Gyakorlatokon aktív részvétel; az előírt tervezési feladatok teljesítése; a két évközi zárthelyi dolgozat eredményes megírása; az évközi (házi) feladatok elfogadható szintű elkészítése. A lezáráshoz írásbeli- és szóbeli vizsgát kell tenni. Az évközi teljesítményt a vizsgába beszámítjuk.			
<b>Ütemterv</b>				
36	Ea: Bevezetés a digitális rendszerek számítógépes tervezésébe. Makimoto törvénye. A tervezés lépései a feladat meghatározásától, a teljes digitális rendszer megvalósításáig 1.			

	Lab: Ismerkedés a laboratóriummal, a gyakorlati oktatás rendszerével, a féléves követelményekkel. Ismerkedés az eszközökkel.
37	Ea: A tervezés lépései a feladat meghatározásától, a teljes digitális rendszer megvalósításáig 2. A digitális terv elkészítése. FPGA Tervezési környezetek. A Fejlesztőkörnyezetek jellemzői. Lab: ISE használatának megismerése. Hétszegnemes kijelző vezérlése FPGA áramkörrel, multiplex üzemmódban. Kapcsolási rajz szerkesztő használat.
38	Ea: Xilinx ISE fejlesztőkörnyezet ismertetése. Rajz alapú tervek készítés és tervezés. Elemkönyvtár ismertetése, szimbólumok létrehozása, hierarchikus tervezés. Lab: Funkcionális blokkok létrehozása kapcsolási rajzban, szimbólumok generálása.
39	Ea: Hardver leíró nyelv alapú tervbevitel. Hardver leíró nyelvek: VHDL nyelv. VHDL, Verilog, EasyAbel. Lab: ISE VHDL alapú tervezés. Szimbólumok létrehozása. VHDL könyvtár használat. Funkcionális blokkok létrehozása VHDL nyelv segítségével.
40	Ea: Programozható logikai áramkörök fejlesztőrendszerei. Tervezési alkalmazási megfontolások PAL, GAL, FPGA áramköröknél. Logikai tervezési példák. Lab: Egyéni feladat: 8x8-as ledmátrix vezérlése 2.
41	Ea: Digitális áramkörök szimulációja. Szimuláció példák. Tervezési példák Lab: Egyéni feladat: LCD kijelző vezérlése 1. Beadási határidő 10. héten.
42	Ea: Tömbelvű tervezési módszerek ismertetése. A MATLAB Simulink System Generator használata. CORE generátor használata. Lab: LCD kijelző vezérlése 2.
43	Ea: HDL szintézis, jelentéslisták értelmezése, kezelése, Lab: LCD kijelző vezérlése 3.
44	Ea: Tervezési paraméterek. A paraméterek változtatása, kötéslisták, kötéslisták paraméterei. Lab: Egyéni feladat: mikroprocesszor tervezése 1. Beadási határidő 14 héten.
45.	Gyakorlat pótlás

A félév lezárásának módja: aláírás + vizsga

Az aláírás megszerzésének feltétele: egyéni feladatok elégséges minősítésű teljesítése

Miskolc, 2013-09-06.

Dr. Czap László  
egyetemi docens  
tanszékvezető

Dr. Vásárhelyi József  
egyetemi docens  
tárgyjegyző